

GaNエピタキシャル薄膜形成用 スパッタリングモジュール「SEGul」の開発

白井雅紀^{*1}・築田宗一郎^{*1}・小林宏樹^{*1}・上村隆一郎^{*1}

Development of Sputtering Module “SEGul” for Forming GaN Epitaxial Thin Films.

Masanori SHIRAI^{*1}, Souichirou TSUKUDA^{*1},
Hiroki KOBAYASHI^{*1} and Ryuichiro KAMIMURA^{*1}

^{*1}Advanced Electronics Equipment Division, ULVAC, Inc., 2500 Hagisono, Chigasaki, Kanagawa 253-8543, Japan

We have developed “Radical assist Sputter Epitaxy” (RaSE) method which enables epitaxial growth of gallium nitride (GaN) by sputtering and “SEGul” system for mass production.

The “RaSE” method has the advantages of low deposition temperature and low material usage cost for forming epitaxial GaN thin film compared to metal organic chemical vapor deposition (MO-CVD) method which is a common film formation method of GaN.

MO-CVD method uses organometallics and toxic gases such as NH₃ as raw materials, and the formation temperature is about 1000 °C. In contrast, “RaSE” method uses common materials such as Ga, N₂, and Ar, and GaN formation can be performed at relatively low temperatures of 700 °C or lower. It can also be applied to the formation of high density n-type GaN thin films with n-type carrier density in the 1x10²⁰ cm⁻³ range by using additional sputtering source for doping.

In this report, we describe the characteristics of GaN thin films formed by the “RaSE” method, as well as the mass production system “SEGul” which can handle up to 8-inch wafer sizes.

1. はじめに

化合物半導体である窒化ガリウム (GaN) は照明用 LEDの発光素子として広く利用されている。また、半導体として「高い飽和電子速度」や「高い絶縁破壊電圧」という特長を有し、前者はGaN HEMTとして通信デバイス等に、後者は縦型GaNパワーデバイスへの活用が期待されている。例えばAlGaIn/GaNヘテロ接合を用いたGaN HEMT (高電子移動度トランジスタ: High Electron Mobility Transistor) は高速・大容量モバイル通信規格である5G向けの通信デバイスとして開発が進められている。またEVやサーバ用電源としてGaN縦型パワーデバイスの実用化に向けた開発も進められている。近年ではPCや携帯端末用の電源や充電器のACアダプターへGaNデバイスを採用することで小型化と高出力化を両立した製品が登場し、注目を集めている。

GaN系LEDやパワーデバイスに共通する課題の1つとして「半導体/金属電極間の接触抵抗の低減」がある。解決策として電極と半導体の接触部にキャリア密度で10²⁰ cm⁻³台の高濃度n型GaN層を再成長させ、接

触抵抗を改善するデバイス構造が提唱されている^{1, 2)}。一方でGaNの製造手法として普及しているMO-CVD法においてはn型GaNの高濃度化に限界があると言われる³⁾。またMO-CVD法による再成長工程を追加する場合、装置や材料に加え有害ガスの除害設備等製造に関わるコスト増加も課題となる。これらの解決策として我々はスパッタリング法によるGaNのエピタキシャル成長の開発をおこなっている。スパッタリング法はアルゴン (Ar) 雰囲気中で材料となるターゲットへ高電圧を印加し発生するプラズマを利用し、材料を基板へ膜として堆積させる物理蒸着法である。また、窒素 (N₂) 等の反応性ガスを添加することで窒化物の形成ができ、MO-CVD法と比較し、扱いの容易な材料でGaNを形成することができる。

本報告では我々が開発したGaN エピタキシャル薄膜形成技術であるRaSE法と同専用スパッタモジュール「SEGul (シーガル)」について紹介を行う。

2. RaSE法の概要

本項ではRaSE法によるGaN形成について簡単に解説を行う。スパッタリング法によりGaN等の化合物薄膜を形成する手法としてリアクティブスパッタリング法がある。これにはプラズマを利用し金属ターゲット

^{*1} (株)アルバック 電子機器事業部
(〒253-8543 神奈川県茅ヶ崎市萩園2500)

表面とプロセスガス（例えばN₂）を反応させて得られる化合物層をスパッタリングする手法やターゲットとして目的の化合物を用いる手法がある。どちらの手法も目的の化合物の状態では基板に堆積し薄膜を形成していく。Thorntonのモデル^{4, 5)}より、基板に堆積する粒子でエピタキシャル成長を行うにはその表面で材料をマイグレーションさせ再配置と結晶化を促すことが有効であると考えられる。マイグレーションに必要なエネルギーを与えるには基板温度を対象となる材料の融点近くにすることが望ましい。しかしGaNの融点は約2000℃以上と高い一方、1000℃程度から熱分解が生じると言われている。リアクティブスパッタリング法を用いる場合にはGaN粒子をいかにマイグレーションさせるかが課題となる。

我々が開発したRaSE法は金属GaターゲットとN*（窒素ラジカル）を照射するプラズマ源を利用する。単体元素として供給される金属GaとN*が基板上で反応することでGaNを形成することを特徴としている。Gaは融点が30℃以下と低くスパッタリングのプラズマの熱により容易に溶解する。一方で、蒸気圧も低いためスパッタリングプロセスにおいて液体として安定して扱うことができる。この特性により基板上でも液体Gaとして存在できることからGaNへの反応過程において十分なマイグレーションを行うことができると考えている。本手法により基板温度600~700℃程度のGaNの形成手法としては低温とされる温度帯でGaNエピタキシャル成長を実現した。またプラズマ源から生成・供給されるN*はスパッタリングのプラズマ中で生成されるN₂イオン種に比べ反応性が強く、基板に付着したGaを十分に窒化させることができる。その際に必要なN₂導入量はリアクティブスパッタ法に比べ少量であり、Gaターゲット表面を窒化させることなく、安定して金属Gaを基板へ供給することが可能である。

2.1 装置構成

Fig.1にRaSE法の構成要素を示す。プロセスチャンバーはスパッタリングカソードと窒素ラジカル源、基板加熱用のヒーター及びプロセスガス導入部が適宜配置された構成が基本となる。スパッタリングカソードにはガリウム（Ga）ターゲットが配置されている。Gaは融点がおおよそ30℃と低くプロセス中は液体状態となることから、専用のターゲット容器で取り扱う。窒素ラジカル源からはN*がプロセスチャンバー内に供給され、通常のスputタリングガスであるArとN₂に加えてN*をプロセス中に利用することができる。ターゲットのGaが液体になるため、装置形態はカソード上部に基板を配置するデポアップ型となる。装置

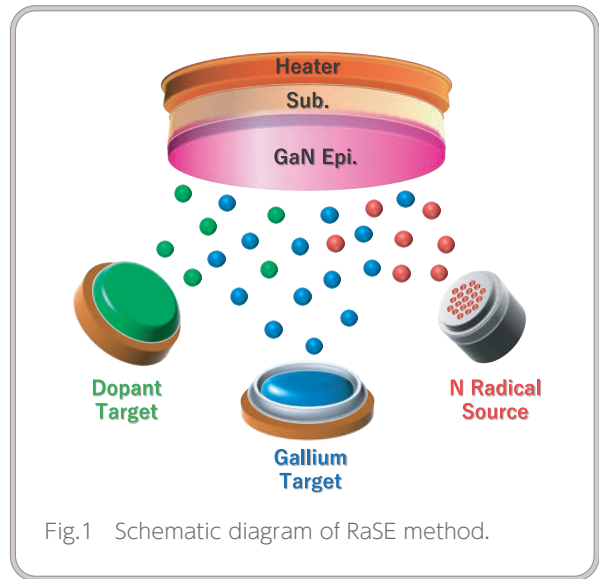


Fig.1 Schematic diagram of RaSE method.

上部に基板加熱用のヒーターが設置される。また、ドーピングによりn型GaNを成長させる場合には、Gaカソードとは別に配置されているドーピングターゲット用のカソードを利用しGaと共スパッタリング（Co-Sputtering）を行うことができる。代表的な添加元素はシリコン（Si）又はゲルマニウム（Ge）であるが、これらはターゲットの交換により変更が可能である。

2.2 RaSE法のプロセスフロー

Fig.2にRaSE法の標準的なプロセスフローを示す。

「Substrate transfer」：基板搬送

基板をL/UL（Load/Unload）チャンバーからプロセスチャンバーに搬送する。SEGulは上記機構によりプロセス室のヒーター温度を500℃、到達圧力を10⁻⁵

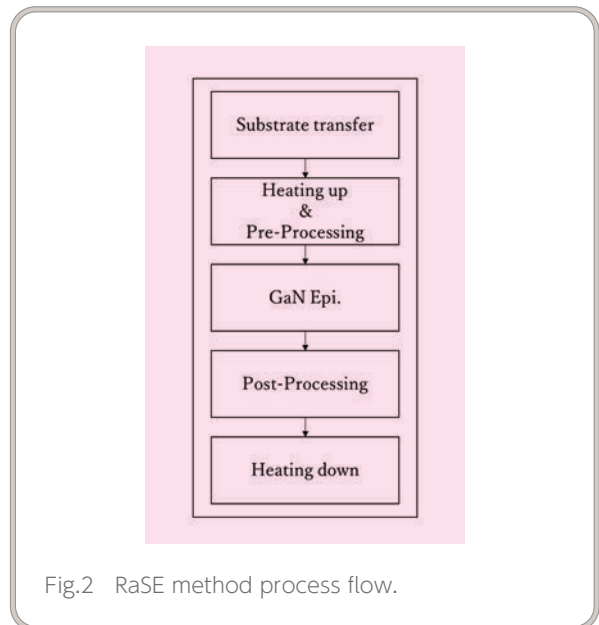


Fig.2 RaSE method process flow.

Pa台に維持した状態で基板の出し入れが可能である。

「Heating up & Pre-Processing」：昇温&前処理

基板搬送後所望の成長温度に向けて昇温を行う。同時にラジカル源から基板へN*の照射を行うこともできる。

「GaN Epi.」：Gaスパッタとエピタキシャル成長

プロセスガス (Ar または Ar+N₂) およびラジカル源からN*を所定の条件にて導入, Ga, ドーパント各スパッタカソードに電圧を印加しスパッタリングを行う。基板表面ではGaとN*の反応が進行しGaN層が成長する。

「Post-Processing」：後処理

RaSE法では基板表面のGaをN*により窒化させることでGaNを形成する。「Sputtering」終了の段階では基板表面に未反応の残留Gaが発生する可能性がある。N*の照射により残留Gaの窒化を促すことができる。

「Heating down」：降温

所定の温度まで基板温度を下げ基板の回収を行う。

3. スパッタリングGaN薄膜の諸特性

RaSE法にて形成したGaN薄膜の諸特性について、開発したRaSE専用スパッタリングモジュールSEGulの成膜結果を用いて紹介をする。

SEGulはφ 8 inchウェーハの直接搬送に対応している。また、専用の基板ホルダーを使用することで8 inch以下の小径ウェーハやチップ基板等に成膜を行うこともできる。検証では10×20 mmのチップ基板を使用した。基板はHVPE製un-doped GaNテンプレート層付きサファイア基板 (GaN on Sap.基板) と通常のサファイア基板 (Sap.基板) を使用した。前者ではスパッタリングGaN (以降SP-GaN) 膜の各種特性評価を、後者ではSEMで取得した断面像から膜厚を測長しSP-GaN膜の成長膜厚の推定を行った。

3.1 RaSE法の成長条件と膜質の相関

GaN薄膜形成時のGa供給量に対する膜質の変化について述べる。SP-GaN層の成長フローはFig.2で示した通りである。成長時の基板温度は約600℃とした。共スパッタリングによりGaとn型ドーパントを、ラジカル源からN*をそれぞれ基板に供給しSP-GaN層の成長を行った。その際のSP-GaN層の狙い膜厚は100 nmとし、n型ドーパントにはSiターゲットを使用した。Gaカソードに接続したRF電源の出力を変えた4水準のSP-GaN薄膜を形成した。各々について評価を行いGaの供給量に対する膜質変化について検討を行った。

Fig.3にGa出力に対するGaN on Sap.基板上のSi-doped

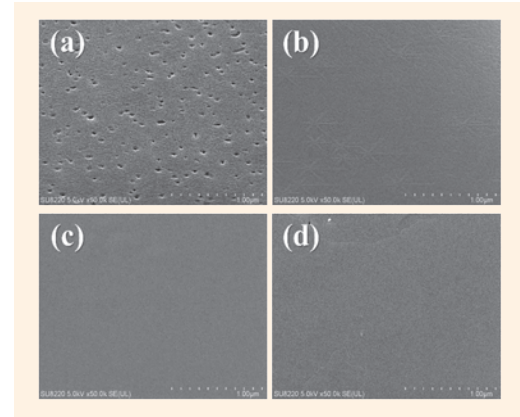


Fig.3 SEM image of Si doped SP-GaN thin film formed by "RaSE" method. (a) Ga Power 77 W, (b) Ga Power 80 W, (c) Ga Power 85 W, (d) Ga Power 90 W

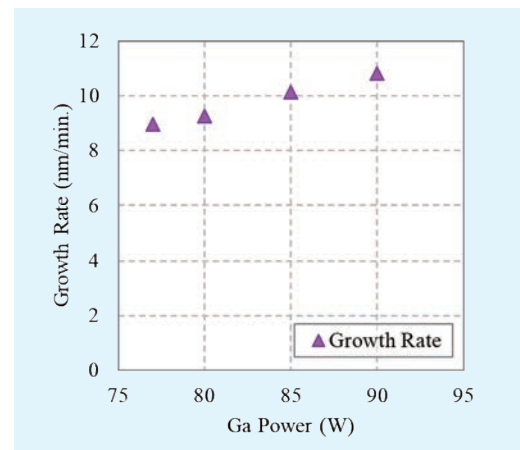


Fig.4 Growth rate of Si doped SP-GaN layer formed on sapphire substrate.

SP-GaN薄膜の表面SEM画像を示す。Gaの出力増加に伴い表面のモフォロジーが改善していく様子が確認できる。

次にSEMにてSap.基板上におけるSP-GaN層の断面測長から膜厚の確認を行った。得られた膜厚から算出したSP-GaN層の成長速度をFig.4に示す。スパッタリングにおいてターゲットから放出されるスパッタ粒子 (Ga) の量はカソードに印加されるRF出力に依存するので、基板に供給されるGa量はRF出力にともなって増加する。一方で供給されるN*量は一定であり、Gaの供給量が一定量を超えた場合にはN*の不足により基板表面にGaが蓄積されるようになり、GaNの成長速度は頭打ちになると予測した。結果はFig.4で示

すように成長速度がGaの出力に比例し増加し続けた。よって検討範囲の成長はGaに対しN*の供給が比較的多い「窒素過多条件」での成長であると考えている。ここで、本検討におけるGaの出力依存性をGaNの成長面に存在するGaとN*の比率と考察を行う。

Gaに印加するRF出力が小さく相対的にN*の存在比率が上がれば、成長面でのGaとN*の衝突確率は高まる。基板に到達したGaは次々にN*と反応しGaNを形成していくためマイグレーションに有利なGa状態を維持できずエピタキシャル成長が阻害される。結果としてFig.3(a)に示すようにGaNの表面モフォロジーが低下する。Gaの存在比が上がる（RF出力を増やす）と成長面でのN*との衝突確率は低下する。成長面でマイグレーションに有利なGaの状態を維持する時間的余裕が生まれるためエピタキシャル成長が進行し表面モフォロジーが改善したと考えている。

Fig.5にホール効果測定から得られたGaN on Sap.基板上のSP-GaN薄膜のGa出力に対するキャリア密度と移動度の依存性を示す。キャリア密度はGaの出力によらず概ね $2.0 \times 10^{20} \text{ cm}^{-3}$ 程度で推移している。一方で結晶品質の影響を受けやすい移動度は出力と共に向上する傾向を示した。これは表面モフォロジーの改善傾向と一致しておりGa出力の増大による結晶品質の向上によるものと考えている。参考までにGaN on Sap.基板においてX線回折法（XRD）にて測定したGaN（10-10）面の ω スキュンの結果をFig.6に示す。Ga=80Wで形成したSP-GaN層と下地膜であるHVPE製GaN層の比較をしている。得られたピーク強度から算出した半値幅はSP-GaN層が約425arcsec、GaNテンプレート層が約401arcsecとなった。

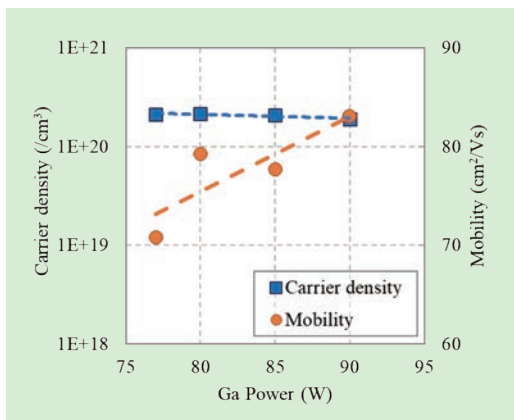


Fig.5 Hall effect measurement results of Si doped SP-GaN layer formed on sapphire substrate with GaN template.

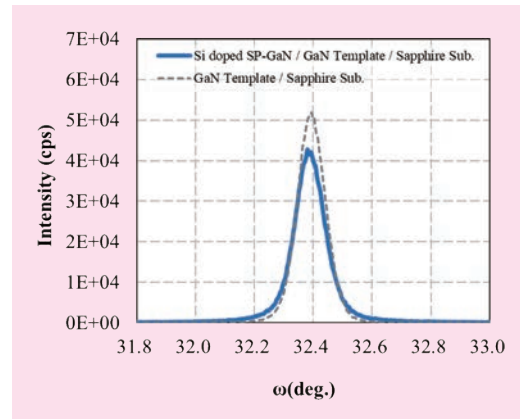


Fig.6 XRD ω scan of GaN (10-10) plane.

以上のことからRaSE法により成長させるGaN薄膜の成長速度やモフォロジー、電気特性等の基本的な膜質はGaとN*の供給比率の影響を受ける。成長条件の設定においては、両者の最適化が重要であると考えている。

3.2 SEGulのGaN成膜性能

Fig.7にSEGulの外観図を示す。装置は「基板カセット室」「搬送コアチャンバー」および「プロセスチャンバー」の3室構成を基本形とする。「搬送コアチャンバー」に「プロセスチャンバー」を増設することで生産量の増強が可能である。六角形コアを採用した場合、最大3室のプロセスチャンバーが配置できる仕様になっている。

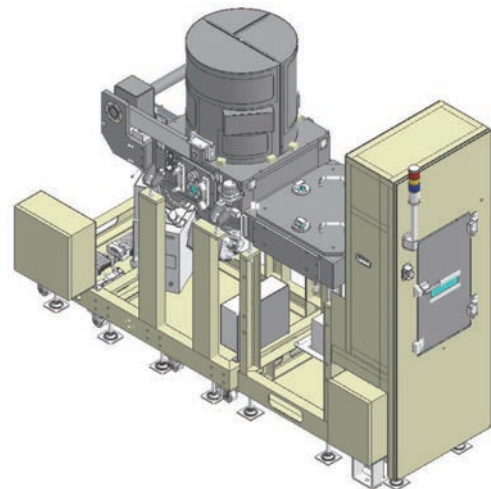


Fig.7 External view of the GaN sputtering module "SEGul".



Table 1 List of uniformity performance of sputtered GaN films

Φ (mm)	Thk. (nm)	Resistivity ($\mu\Omega\text{cm}$)	Mobility ($\text{cm}^2/\text{V} \cdot \text{s}$)	Carrier density ($/\text{cm}^3$)
20	104.0	358	85.1	2.0E+20
60	100.3	341	86.6	2.1E+20
100	107.3	367	88.7	1.9E+20
140	99.7	331	88.8	2.1E+20
180	96.0	363	87.2	2.0E+20
Average	101.5	352	87.3	2.0E+20
Uniformity(\pm)	5.6%	5.1%	2.1%	5.1%

SEGulによるSP-GaN層形成性能についてその面内均一性を紹介する。均一性の評価は前項と同じくチップ基板 (Sap.基板 および GaN on Sap.基板) を使用した。専用のチップ用ホルダーを用いて ϕ 8 inch基板中央から ϕ 20, 60, 100, 140, 180 mmに相当する位置に基板を配置して該当位置の成膜性能を取得した。成長条件は面内分布を考慮し3.1項で示したGa出力80 Wの水準とし、前項と同じ手法にて各基板の膜厚および電気特性の評価を行った。

Table 1に膜厚、電気特性の評価結果をまとめた。得られたn型GaNの電気特性は面内平均で移動度 $87 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{sec}^{-1}$ 、キャリア密度 $2.0 \times 10^{20} \text{ cm}^{-3}$ であった。各項目の8 inch面内における分布は概ね $\pm 5\%$ 程度となっている。GaN系デバイスで利用されている基板サイズは用途や基板種によって異なるが主に ϕ 4~6 inchが主流であり、現行のデバイス製造に加え将来的な大口径化にも対応可能である。

4. まとめ

本稿ではRaSE法によるGaNエピタキシャル薄膜形成技術と専用スパッタリングモジュール「SEGul」について紹介した。現在、本技術は高濃度n型GaNの形成に特化した技術である一方「低温形成、安価・簡便」といった既存のGaN製造手法にはない長を有し

ている。デバイス開発において目的や用途に応じた製造手法の選択肢があることは非常に重要であり、GaN製造においても本技術が新たな選択肢としてデバイスの発展に貢献していくことを期待する。

文献

- 1) N. Yafune, M. Nagamori, H. Chikaoka, F. Watanabe, K. Sakuno, and M. Kuzuhara, :Low-resistivity V/Al/Mo/Au ohmic contacts on AlGaIn/GaN annealed at low temperature, Jpn. J.Appl.Phys., 49, (2010) 04DF10.
- 2) J. Zhang, X. Kang, X. Wang, S. Huang, C. Chen, K. Wei, Y. Zheng, Q. Zhou, W. Chen, B. Zhang, and X. Liu, :Ultralow- contact-resistance Au-free ohmic contacts with low annealing temperature on AlGaIn/GaN hetrostructures,IEEE Electron Device Lett., 39, (2018) 847-850.
- 3) A. Suzuki, S. Choe, Y. Yamada, N. Otsuka, and D. Ueda, : NiO gate GaN-based enhancement-mode hetrojunction field-effect transistor with extremely low on-resistance using metal organic chemical vapor deposition regrown Ge-doped layer, Jpn. J. Appl. Phys., 55, (2016) 121001.4)
- 4) J.A. Thornton : J. Vac. Sci. T., 11, 666 (1974)
- 5) J.A. Thornton : J. Vac. Sci. T., A4 (6), 3059 (1986)