

GaNパワーデバイス向け 低ダメージドライエッチング技術

山田真嗣^{*1,2}・中村敏幸^{*1}

Low-damage Dry Etching Technologies for GaN Power Devices

Shinji YAMADA^{*1,2} and Toshiyuki NAKAMURA^{*1}

^{*1}Institute of Advanced Technology, ULVAC, Inc., 1220-1 Suyama, Susono, Shizuoka 410-1231, Japan

^{*2}Institute of Materials and Systems for Sustainability, Nagoya University, Furo-cho, Chikusa-ku, Nagoya, Aichi 464-8601, Japan

In this report, low-damage dry etching technologies for Gallium nitride (GaN) power devices are presented using inductively coupled plasma reactive ion etching (ICP-RIE) equipment with the newly-developed high-frequency RF power supply. GaN vertical trench-gate metal-oxide-semiconductor field-effect transistors (MOSFETs) are promising devices for realizing high-breakdown voltage and low on-resistance. However, generally, when the trench-gate structure is fabricated by ICP-RIE, these properties degrade due to the plasma-induced damage which is formed near GaN surface. Our RF power supply contributes to the reduction of the damage by outputting accurately-controlled and ultimately-low bias power. This report introduces the overview of the RF power supply and the recent achievements using it.

1. はじめに

本研究は、文部科学省『省エネルギー社会の実現に資する次世代半導体研究開発』事業JPJ005357における名古屋大学との協力機関としての成果が含まれる。

本事業では、次世代半導体材料として有望な窒化ガリウム (GaN) に関して、材料創製からデバイス動作検証・システム応用までの研究開発を一体的に行う研究開発拠点を構築し、理論・シミュレーションも活用した基礎基盤研究を実施することにより、実用化に向けた研究開発を加速することを目的としている。

近年の飛躍的な科学技術の進歩に伴い、エネルギー消費量は世界的にますます膨大になっている。一方で、エネルギー発電やガソリン自動車等から排出される二酸化炭素 (CO₂) や温室効果ガスが環境に与える影響は甚大であり、地球温暖化防止、省エネルギー化を目指した研究開発がとて重要になっており、喫緊の課題である。GaNは、現在半導体パワーデバイスの主流となっているシリコン (Si) に比べて、バンドギャップエネルギー及び絶縁破壊電界強度が大きく、また電

子移動度が高く、優れた基礎物性を有している。そのため、GaNは低損失かつ高耐圧パワーデバイスとして、特に環境負荷軽減となるハイブリッド電気自動車 (HV) や電気自動車 (EV) への応用が期待されている。

GaNを用いたパワーデバイスには、様々な素子構造の研究開発が進められている¹⁾。その中でも、デバイス構造の特徴から縦型トレンチゲートMetal-oxide-semiconductor field-effect transistors (MOSFETs) は、チップの小型化と高速スイッチングを可能にするデバイスとして注目されている。トレンチゲートという名称の通り、GaNウェーハ表面に、幅・深さが1 μm程度の溝 (トレンチ) を形成することで、デバイスのオンオフのスイッチング動作を行うゲートとして機能させる。

トレンチは、エッチング工程により形成される。その側壁はデバイス動作時に反転層として電子が流れる経路となる。そのため、垂直性及び側壁表面の平坦性が良好なトレンチを形成するエッチング技術は、特にチャネル移動度というデバイス評価指標を向上させるための必須の技術となる。また、トレンチ形成の際に導入されるGaNへのダメージの低減も重要な課題である。

本報告では、GaNトレンチ形状制御と低ダメージ化に向けた最近のアルバックの取り組みと得られた成果を紹介する。

^{*1} (株)アルバック 先進技術研究所 (〒410-1231 静岡県裾野市須山1220-1)

^{*2} 東海国立大学機構 名古屋大学 未来材料・システム研究所 (〒464-8601 愛知県名古屋市千種区不老町)

2. GaNドライエッチング技術

2.1 トレンチ形成技術

一般的に、このトレンチ構造の作製には、誘導結合型プラズマ反応性イオンエッチング (ICP-RIE) が用いられる。

本研究で使用したICP-RIE装置本体は、アルバックの標準ラインアップとして提供している「NE-550EX」である (Fig.1)。

ICP-RIEの特徴として、高密度プラズマが利用可能であり、またそのプラズマ制御が簡便であることから、とりわけ難加工材料とされるGaNのエッチングによく用いられる^{2,3)}。

GaNエッチングの反応性ガスとしては、塩素系ガスが用いられる。我々は、トレンチ形状制御のために用

いる塩素系ガスの最適化などを行うことで、垂直性及び側壁平坦性の良好なトレンチの作製を実現した⁴⁾。

Fig.2に、トレンチ形状を電子顕微鏡 (SEM) にて観察した例を示す。テーパ角がほぼ90°の垂直性の良いトレンチが形成できている。また、トレンチ側壁の表面粗さも測定しており、表面粗さSqが1~2 nm程度と良好な平坦性も確認している。

一方で、ICP-RIEは、反応性イオンを試料表面と物理的・化学的に反応させることでエッチングを行うため、イオン衝突等によるダメージがGaN表面層に導入されやすい。

ダメージとして、GaN結晶の結合の乱れや欠陥準位の形成を誘起することが知られており⁵⁾、先に述べたデバイス特性の劣化につながると懸念されてきた。

そこで我々は、特にイオン衝突に関係すると考えられる処理パラメータの一つであるバイアスパワー (P_{bias}) に着目し、ICP-RIEによるGaNエッチングの低ダメージ化を試みた。

2.2 低ダメージエッチング技術

ICP-RIEにおける P_{bias} は、下部電極及びマッチングボックス (M/B) に繋がれた高周波RF電源 (12.5 MHz) から電力供給される。本研究では、5.0 W以下の極低 P_{bias} を高精度で制御するために、シリアル通信、0.1 W単位で出力校正された高精度RF電源、およびセンサを強化して整合精度を向上させた高精度M/Bを専用Unitとしてこの装置本体に搭載した。この専用Unitを用いることで、 $P_{bias} = 3.0$ W出力時の立ち上がり時間5 msec、出力変動 ± 0.25 %を達成している。

これにより、極低 P_{bias} は0.1 Wまで、長時間出力誤差の少ない、精密に制御された状態を保持することが可



Fig.1 ICP-RIE equipment, NE-550EX.

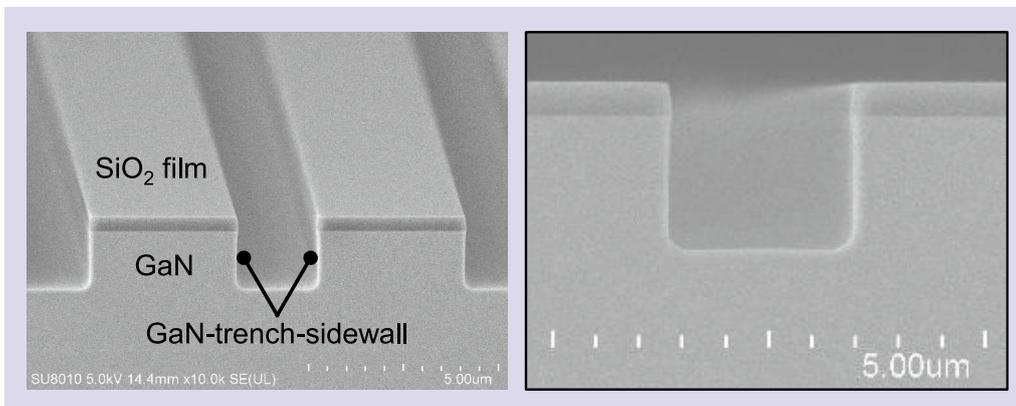


Fig.2 Example of GaN trench structure fabricated by ICP-RIE.

能になった。

この専用Unitもすでにリリースされており、GaNのみならず、今後様々な材料のエッチング処理に展開されることを期待している。

2.3 GaN低ダメージ化の実証

GaNエッチングダメージの評価には、エッチングされた表面に作製したショットキーバリアダイオード(SBD)の電気特性を調べるのが一般的である⁶⁻⁸⁾。

GaN基板上にn型GaNエピタキシャル層(Si濃度： $5 \times 10^{16} / \text{cm}^3$)を結晶成長した試料表面を、 $P_{\text{bias}} = 2.5 \sim 60 \text{ W}$ にて各々エッチングしたのち、ニッケル(Ni)ショットキー電極を蒸着し、基板裏面にオーミック電極を蒸着したNi/n-GaN SBDを作製した(Fig.3)。

Fig.4に、これらSBDの順方向I-V特性を示す。エッチング未処理(As-grown)と比較して、 P_{bias} の増加に従って、GaNショットキーの障壁高さ(Φ_B)が減少することが分かる。

これは、エッチング処理により、GaN表面近傍に欠陥単位の形成を伴うダメージ層が導入されたことに起因していると考えられ、低ダメージ化には P_{bias} の低減が重要であることが分かった。しかし、一般的に P_{bias} を下げると、エッチングレートも低下するため、特にマイクロオーダーのエッチング深さが必要となるトレンチ形成プロ

セスに対しては、低 P_{bias} 処理のみでは非実用的である。

そこで我々は、低ダメージ化と高エッチングレートを両立する多段バイアスエッチング技術を開発した。

この技術は、高 P_{bias} 処理の後に低 P_{bias} 処理を実施する技術であり、高 P_{bias} 処理によって導入されたダメージ層を低 P_{bias} 処理によって除去することを目的としている。

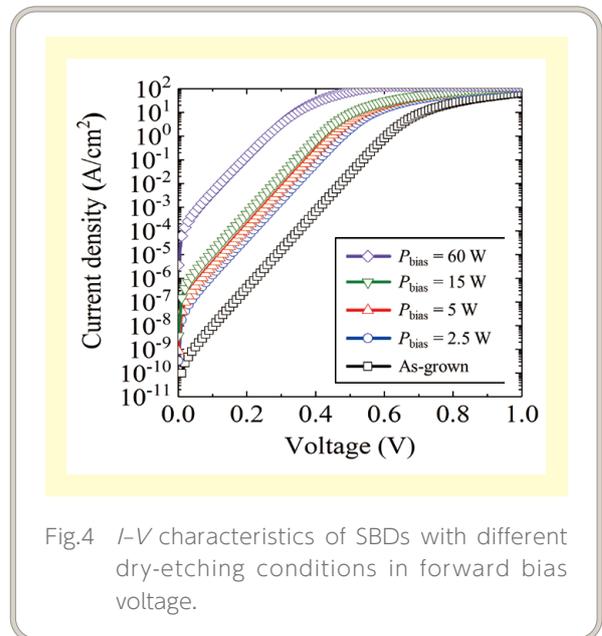
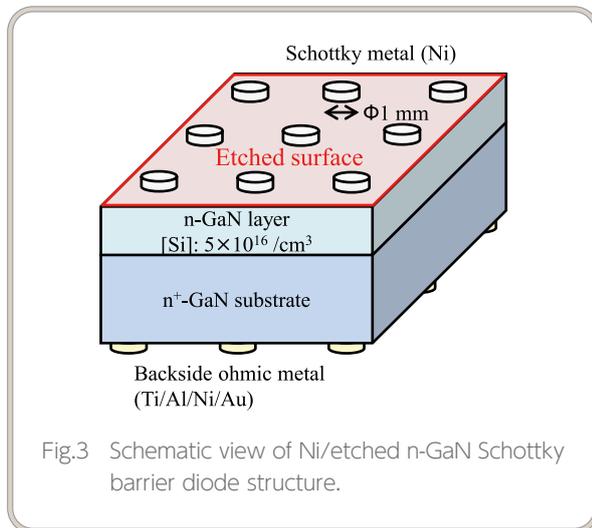
実際に、同様のSBD評価により、この技術の低ダメージ化効果は確認され、低 P_{bias} 処理後にわずかに残るダメージ層に関しては、熱処理(アニール)によって特性回復が可能であることも分かった^{9,10)}。

また、この技術のトレンチ構造への適用も進めており、多段バイアスエッチング技術はMOSFETデバイスのチャンネル移動度の向上に効果があることを確認した¹¹⁾。

3. まとめ

今後市場拡大が期待される、地球環境に優しい電気自動車への応用を目指したGaNパワーデバイスの実現に向けて、基幹プロセスであるトレンチ形成プロセスと低ダメージエッチング装置を開発した。

本研究で用いたNEシリーズドライエッチング装置は、今回紹介した高精度RF電源などによる P_{bias} の精密制御のみならず、加工寸法の面内均一性などにも実績があり、今後様々な材料・用途への対応が期待される。



文献

- 1) T. Kachi: Jpn. J. Appl. Phys. **53**, 100210 (2014).
- 2) R. Kamimura, and K. Furuta: IEICE Trans. Electron. **100-C**, 150 (2017).
- 3) K. Furuta, and R. Kamimura: ULVAC TECHNICAL JOURNAL **83**, 2 (2019).
- 4) Nagoya University Press release, May 17, 2018 (http://www.nagoya-u.ac.jp/about-nu/public-relations/researchinfo/upload_images/20180517_imass_1.pdf).
- 5) Z. Liu, J. Pan, A. Asano, K. Ishikawa, K. Takeda, H. Kondo, O. Oda, M. Sekine, and M. Hori: Jpn. J. Appl. Phys. **56**, 026502 (2017).
- 6) 山田他, 第80回応用物理学会秋季学術講演会 (2019) 20p-E301-6.
- 7) 山田真嗣, 応用物理学会結晶工学分科会主催 第24回結晶工学セミナー (2019).
- 8) S. Yamada, M. Omori, H. Sakurai, Y. Osada, R. Kamimura, T. Hashizume, J. Suda, and T. Kachi: Appl. Phys. Express **13**, 016505 (2020).
- 9) 山田他, 第65回応用物理学会春季学術講演会 (2018) 18a-C302-11.
- 10) S. Yamada, H. Sakurai, M. Omori, Y. Osada, K. Furuta, R. Kamimura, T. Narita, J. Suda, and T. Kachi: International Workshop on Nitride Semiconductors (IWN2018, 2018), ED3-7.
- 11) T. Ishida, S. Yamada, T. Narita, and T. Kachi: 11th International Symposium on Advanced Plasma Science and its Applications for Nitrides and Nanomaterials (ISPlasma2019/IC-PLANTS 2019, 2019), 19pF16O.

【謝辞】

本研究は、文部科学省『省エネルギー社会の実現に資する次世代半導体研究開発』事業JPJ005357における名古屋大学殿の協力機関として行われました。

議論させて頂きました、名古屋大学の加地徹特任教授及び須田淳教授、北海道大学の橋詰保教授に深く感謝申し上げます。