

アルバックにおける MRAM 向け量産技術開発

山本弘輝^{*1}・難波隆宏^{*1}・加賀美剛^{*1}・金志憲^{*1}・福本英範^{*2}・森本直樹^{*2}

Recent Developments in MRAM Mass-Production Technology in ULVAC

Hiroki YAMAMOTO^{*1}, Takahiro NANBA^{*1}, Tsuyoshi KAGAMI^{*1}, Ji-Heon KIM^{*1}, Hidenori FUKUMOTO^{*2} and Naoki MORIMOTO^{*2}

^{*1} Institute of Semiconductor and Electronics Technologies, ULVAC, inc., 1220-1 Suyama, Shizuoka, 410-1231, Japan

^{*2} Semiconductor Division, ULVAC, Inc., 1220-14 Suyama, Shizuoka, 410-1231, Japan

We have been developing sputtering tool for MRAM mass production, with simple module configuration and smaller footprint. It provides stable magnetic Co films and low damage MgO film with RA uniformity of 3.5%. Novel wide temperature process from -170 to 600 to fabricate excellent MTJ layers, will also be introduced.

1. はじめに

MRAM (Magnetic Random Access Memory : 磁気抵抗メモリ) は, DRAM (Dynamic Random Access Memory : ダイナミックメモリ) の微細化によるリーク電流増大への対策や待機電力の低減を実現する潜在能力を示すことができる数少ない次世代不揮発性メモリ候補の一つとして期待されている。これまで当社では, 大学や研究機関にスパッタリング装置を納入してきた実績を活かし, 2002 年に, 200 mm ウェハサイズに対応した半導体製造工程実績のあるプラットフォームを採用した MRAM 装置をリリースした。その後, 2010 年に, 300 mm ウェハサイズでの半導体量産実績が豊富な「ENTRON シリーズ」を超高真空対応にした MRAM 向けスパッタリング製造装置をリリースした。現在, さらなる量産技術への適応を進めながら, 当社独自の技術を構築し, 来たる MRAM 量産化に向けて装置完成度を高める技術開発を続けている。

本稿では, MRAM に特化した装置構成の紹介と, 装置メーカーに課せられた技術課題への取り組みについて紹介する。

MRAM 素子は MTJ (Magnetoresistive Tunnel Junction : 磁気トンネル接合) と呼ばれる, 磁性体材料を用いた機能層で酸化マグネシウムを用いた Tunnel Barrier 層を挟む構造を基本としており, 磁気的な異方性を示す上下の層の磁気モーメントの方向を平行・反平行と変化させることで抵抗を増減させ記憶素子としている。Figure 1 には東北大・研究グループによる報告¹⁾を元に, 当社にて最適化を行った膜構成を示した。現在のところ, Figure 2 に示すような電気・磁気特性が確認できている。Bottom Pin 構造を有しており, 自由層 (Free Lay-

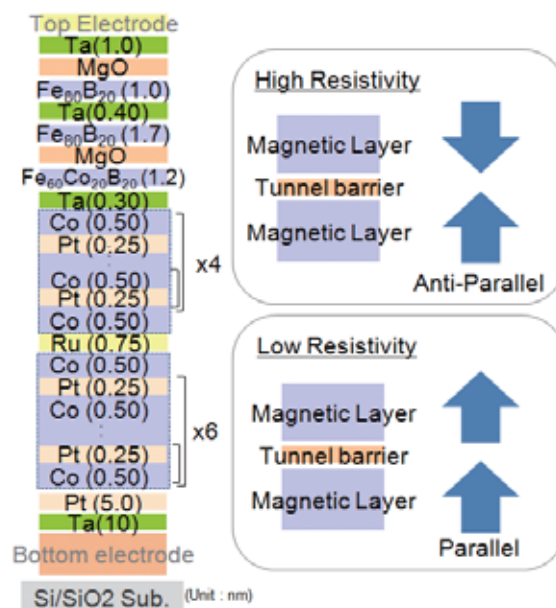


Figure 1 Example of a perpendicular MTJ stack consisting of a bottom synthetic Co/Pt reference layer. The free magnetic moment switches between two states (Parallel and Anti-Parallel).

er) が反転することにより, 素子抵抗の高・低抵抗が変化できる。現在, 記憶の書き込み技術には, 偏極したスピン電流により反転させるスピン注入磁化反転 (STT : Spin Transfer Torque) 技術²⁾が検討されており, 微細化により書き込み電力が削減できるとして期待されている。

MRAM の装置市場においては, スパッタリング製造装置で成膜した積層膜に求められる特性は以下の項目が挙げられる。

- (1) 高出力の確保 (高い抵抗変化率 (MR ratio))
- (2) 長期間のデータ保持耐性 (磁気特性に依存)
- (3) 後工程での耐熱性確保 (400)
- (4) 低電力書き込み (記録層の材料と膜厚に依存)

特に, (1)(2) については, 製造装置に課せられる命題であり, どれだけ理想的な数値や膜質に近づけられるかが重要な取り組みと言える。

^{*1} (株)アルバック 半導体電子技術研究所 (〒410-1231 静岡県裾野市須山 1220-1)

^{*2} (株)アルバック 半導体装置事業部 (〒410-1231 静岡県裾野市須山 1220-14)

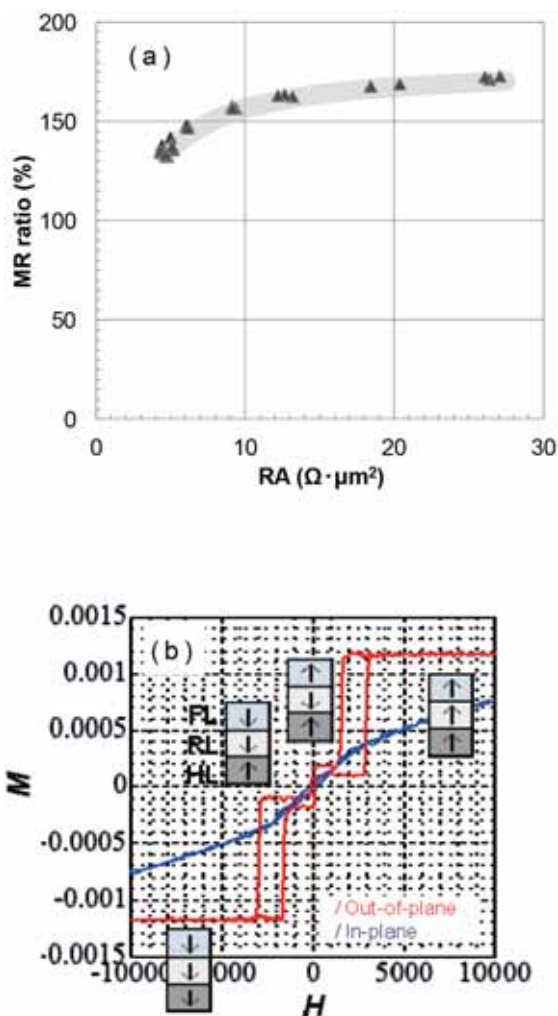


Figure 2 (a) Magnetoresistivity Property of Perpendicular magnetized MTJ consisting of bottom pin structure. (b) Example of VSM property and Schematic diagram of magnetic moment (FL : Free Layer, RL : Reference Layer, HL : Hard Layer).

2. MRAM に特化した量産装置性能の向上

2.1 垂直磁気異方性を示す人工格子構造 Co/Pt 多層膜のスループット改善

Figure 1 に示すように膜構成の中には，Co と Pt を 1 nm 以下の極薄膜で複数周期に渡って積層した垂直磁気

異方性を利用した膜構成が採用されている．従来では，Co と Pt の積層構造を形成していく上で，成膜と未成膜時間が間欠的に発生していた．そこでプロセス時間を短縮するために，未成膜時間を省略して，放電を連続的に切り替えることで，約 70% の時間短縮を達成した．しかも異方性磁界の変化は僅かに抑えることができた．Table 1 に各条件別 (A ~ D) の磁気特性と改善率を示した．従来プロセスの A 条件に比べて，D 条件では，できる限り Co と Pt の成膜圧力の差を少なくし，カソード遮蔽板の動作も限定的なものに変更した．

2.2 Co ターゲットの長寿命化

MRAM において磁性体材料は必要不可欠である．量産の局面から課題を挙げると，マグネトロンスパッタリングを採用しているカソードにおいては，低圧における放電維持を可能にしたまま，ターゲット寿命を確保することは非常に困難な課題と言える．

現行のカソード機構を見直し，課題の抽出を行った．各課題に対して改善策を施すことにより，約 5 倍の大幅な改善を達成した．Table 2 には，課題点と対策内容を纏めた．Figure 3 にターゲット寿命までの特性安定性を示した．安定した成膜レートと比抵抗を維持することができている．

2.3 MgO の RF スパッタリングにおける低ダメージ化

酸化物ターゲットを直接 RF スパッタリングする際に，酸素イオンの基板への突入によるダメージで，特性

Table 2 Issue list to improve Co target life.

Issue	Conventional	Current
Erosion Area	Localized	Whole
Target Thickness	3.0 mm	Thicker
Pass Through Flux	Low	High
Target – Magnet distance	Long	Short
Cathode Magnet	Unbalanced Size (Target - Magnet)	Care with Magnet Shield

Table 1 Process Time and Magnetic Properties of several conditions A, B, C, D.

Item	Pressure (Pa)		Process Time (Normalized)	Cathode Shutter Motion	$M_s \times \text{Thickness}$ (T · nm)	Anisotropy Field (T)
	Co	Pt				
A	0.011	1.4	T_A	[Co] Open → [Pt] Open	3.16	2.42
B	0.011	1.4	$0.4 \times T_A$	[Co] & [Pt] Open (Not Move)	3.23	2.23
C	0.011	0.22	$0.3 \times T_A$	[Co] & [Pt] Open (Not Move)	2.91	2.40
D	0.037	0.22	$0.3 \times T_A$	[Co] & [Pt] Open (Not Move)	2.75	2.27

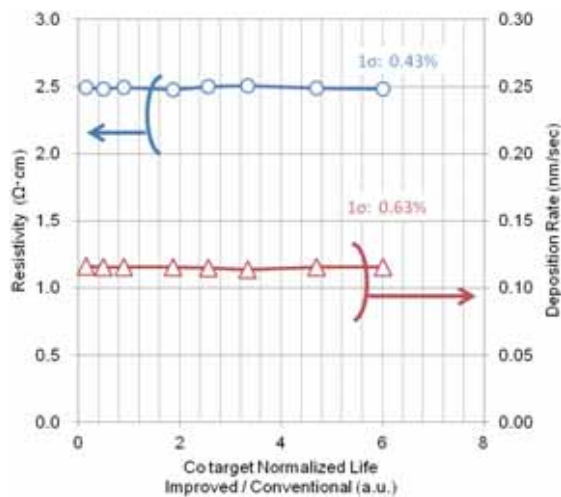


Figure 3 Performance Stability of Co material with Magnetron Sputtering Cathode.

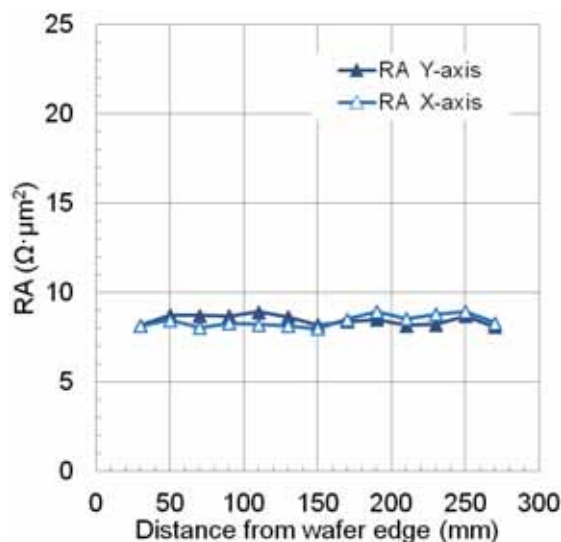


Figure 4 Uniformity of the RA at 300 mm wafer after several cathode arrangements optimized.

劣化および大口径基板上における分布の劣化を引き起こすことが知られている²⁾。当社ではダメージ源の特定や

影響についての評価方法を大学と協力し、いくつかの知見を得た³⁾。ダメージにより MTJ の規格化された素子抵抗を示す RA (抵抗面積積) 値の増大が顕著に現れることが分かってきた。さらに最適化を進めることで、抵抗変化率特性を維持しながら、大口径基板上での分布改善を実現する機構を見出すことができた。Figure 4 に 300 mm 基板上における RA 値の基板面内分布を、X 軸方向と Y 軸方向において 13 点ずつ測定した結果を示す。RA 値の評価には、CIPIT (Current In-Plane Tunneling) 法⁶⁾を用いて測定した。結果として、RA 値の分布は、1 σ : 3.5% が実現できている。ダメージの影響の有無によらず、膜厚分布が 1 σ : 0.5% 以下を実現できていないと上述の RA 値分布を実現することは困難である。これは、機構の最適配置を見出すために詳細な検討を行った結果である。

上述の高出力の確保のためには、あらゆるアプローチが試されている (Table 3)。プラズマ制御技術とは、ダメージ低減だけでなく、特性を向上させる効果を付与できるのではないかと知見から開発を進めている。スパッタ粒子が高い Mobility を維持したまま、基板へ到達できるようにカソード構成を工夫することにより、一定の効果を確認することができている。なお、MgO 層へ不純物混入を減らすことも重要であり、成膜室の真空性能やガスの純度にも一定の配慮が求められる。

2.4 MgO 層の結晶性向上を目的とした加熱機構

積層膜を形成していく上では、下地層の形成、成膜中の温度制御、成膜後の加熱制御などによる結晶化促進の余地が残されている。以下には、温度制御技術に関して、当社の試みを紹介する。

始めに、MgO 成膜後の加熱処理について取り上げる。高い抵抗変化率を得るためには、加熱処理により、結晶成長を促すことが有効だと考えられている⁵⁾。結晶配向性が向上し、これにより高い分極率が実現され、高

Table 3 Key Technology for High MR Ratio at Low RA.

Item	(1) Plasma	(2) Temperature		(3) Contamination	
Key Technology	Plasma Control	Heating /Cooling during Deposition	In-situ Annealing, Post Annealing after MTJ stack	Vacuum Quality	High Purity of Process Gas
Purpose	Low Damage, Enhance Energy Particles in Sputter Plasma	High Mobility (Crystal arrangement) / Low Surface Roughness	Crystallization, CoFe/MgO Epitaxial Growth	Low Impurity, Low Vacancy, Dislocation Rejection	
Parameter	Power, Pressure, Cathode Arrangement, Cathode Magnet	Temperature with deposition, Under layer selection	Temperature, Heat-Stable stack structure for MTJ	H ₂ O, O ₂ Gas Reduction	Gas Purity

Table 4 Comparison of Process time and Configuration of Annealing system.

System	Conventional	Current
Temperature	500°C	600°C
Heat Source	Pedestal heater	Pedestal heater + Lamp
Thermal Conduction	ESC chuck	Radiation
Process Time	210 sec	80 sec

い抵抗変化率を達成できていることが推測される．単純に MgO 層の結晶性を上げると考えると，より高い温度での熱処理により結晶化を行うことが簡便である．しかし，熱処理を施す際，すでに積層された下地層の特性も同時に維持する必要があることを忘れてはならない．

さらに，量産性を維持するためには，プロセス時間を短く保つことも求められる．そこで当社は従来の加熱機構に付いてプロセス時間を短縮できる可能性のある工程を洗い出し，最適化を試みた．その結果，熱伝導方式の変更，昇温時間，温度保持時間により，全体のプロセス時間が短縮できることを見出すことができた．具体的施策としては，静電チャック機構の省略により，吸着・離脱時間の短縮，昇温時にステージによる加熱のみでなく，ランプによる加熱を行い，昇温時間の遅延を防いだ．さらに，これまでの到達可能温度では，特性の最適値までの必要時間が長かかっていたものを，さらに高温化することによって，それを短縮する条件も見出すことができた．このことにより，プロセス時間を 62% 削減することができた．Table 4 に比較表を示す．

2.5 極低温冷却ステージ機構

次に，冷却成膜技術の効果について紹介する．これまで -30 程度までステージを冷却する機構は当社でも提供してきた．現在，さらなる低温化の要求もあり，G-M (Gifford-McMahon) サイクルを用いた冷凍機を採用し，ステージを冷却して，ガス伝導，もしくは静電チャック機構により，基板を冷却する方法を試してきた．ステージ温度は -170 程度まで冷却ができる．冷却した基板は，その後成膜室に搬送して冷却中成膜により，改質の効果を確認できた．一般的な金属においては，顕著な状態変化として，表面粗さの低下が見られた (Figure 5)．この現象は以下のような機構を想定している．スパッタ粒子が着膜後に凝集する能力が低下し，結晶化を抑えることができ，表面粗さの劣化を防ぐことができたと推測している．

また，MTJ においても改善効果を確認できた．MgO 層上部の磁性層 FeB を冷却成膜した際の改善効果について Figure 6 に示す．RA 値の低下と合わせて，磁気抵

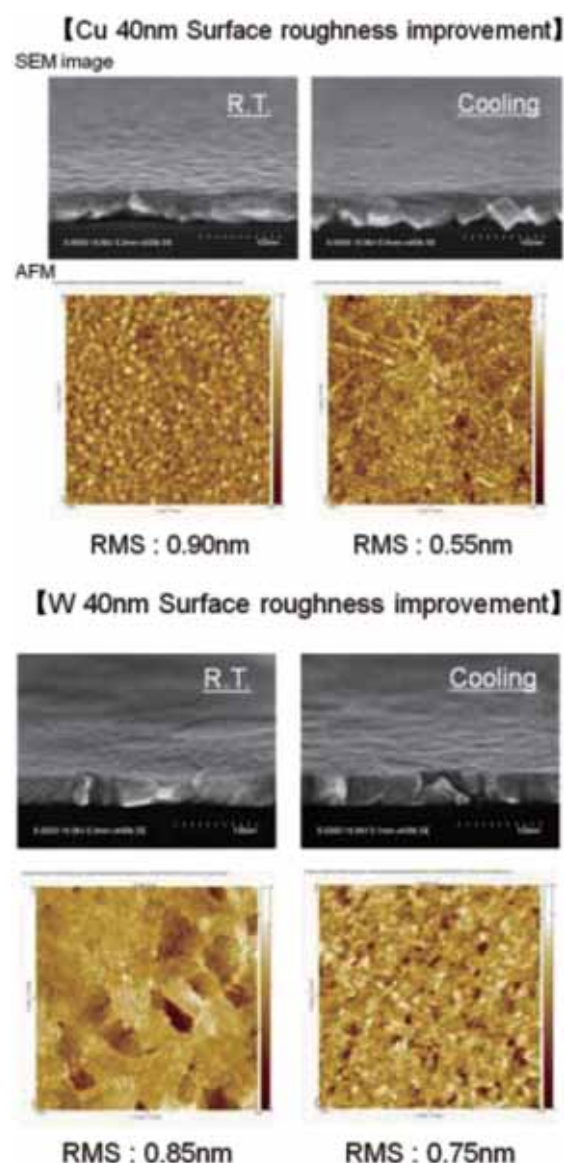


Figure 5 Cooling effect for General Metal materials.

抗変化率を 12% 増大できることを確認した．明確な原因は明らかになっていないが，表面粗さの改善，もしくは，MgO と FeB の界面における抵抗が低下することにより，見かけ上抵抗変化率が増大しているという可能性も考えられる．

3. 装置構成

Figure 1 に示したように MRAM に採用される素子構造は，極薄膜を連続して成膜する必要がある．さらに，上述したように高い特性を得るためには，各層間の界面は，理想的には高い平滑性を維持することが求められる．合わせて，磁性膜や酸化膜は，雰囲気中の不純物として大気または水の成分による汚染に敏感であるため，搬送室には超高真空が必要と考えられている．製造装置には，このような条件を満たしつつ，量産性能を向上していくことが求められる．

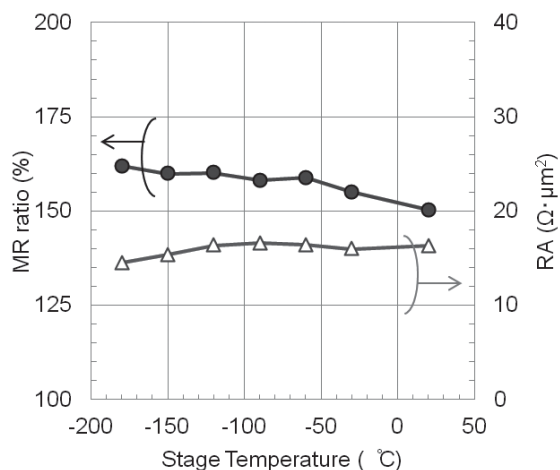


Figure 6 Cooling effect for MTJ stacks.

1 時間あたりの処理可能枚数は、搬送速度ではなく、各室でのプロセス時間に依存するため、現在目標とする毎時 20 枚を実現するためには、搬送も含めて、各形成および処理プロセスにおいて、180 秒以下の時間で処理していく必要があると計算できる。Figure 7 に装置写真を示す。(顧客の希望膜構造に合わせて、プロセスの構成は自在に変化させることができる。)例えば、成膜室が 7 室、自然酸化膜の除去室(または、表面改質処理室)、加熱処理室、極低温冷却室、脱ガス処理が可能な Load lock 室などが配備される。

また、各室において、成膜基板温度が制御され、所望の膜特性を得るための最適なプロセス条件を構築していくことができる機構が採用されている。温度領域は、-170 から 600 までが制御範囲にあり、多彩なプロセスを大気暴露による汚染なく連続的に積層していくことができることが MRAM 製造装置における最も特筆すべき特徴と言える。

4. おわりに

本装置は、半導体ラインでの実績を積んできた「ENTRON シリーズ」を踏襲した形で、MRAM プロセスでの顧客要望に応えた仕様を可能にしてきた。競合装置に比べ、コンパクトでシンプルな機構を採用しているため、非常にメンテナンス性に優れているという特徴がある。



Figure 7 Reliable Emerging PVD Tool ENTRON EX W300 for STT-MRAM.

なお、紹介したプロセスは、MTJ 作製プロセスの中の一部であり、この他にも、メンテナンスサイクルの拡張、ターゲットの使用効率の改善などの量産装置性能の改善はもとより、エッチング処理技術や RF スパッタリング技術のさらなる発展を目指している。スパッタリング技術を基礎に最先端技術を盛り込むかたちで、より高性能なデバイスの開発の一助を担うことを念頭に、鋭意開発を継続している。

文 献

- 1) H. Sato, E. C. I. Enobio, M. Yamanouchi, S. Ikeda, S. Fukami, S. Kanai, F. Matsukura, and H. Ohno, Appl. Phys. Lett. 105, 062403 (2014)
- 2) J. C. Slonczewski, J. Magn. Mater. 159, L1 (1996)
- 3) H. Toyoda, K. Goto, T. Ishijima, T. Morita, N. Ohshima, and K. Kinoshita, Appl. Phys. Lett. 2, 126001 (2009)
- 4) K. Ono, N. Ohshima, K. Goto, H. Yamamoto, T. Morita, K. Kinoshita, T. Ishijima, and H. Toyoda, Jpn. J. Appl. Phys. 50, 023001 (2011)
- 5) S. Isogami, M. Tsunoda, K. Komagaki, K. Sunaga, Y. Uehara, M. Sato, T. Miyajima, and M. Takahashi, Appl. Phys. Lett. 93, 192109 (2008)
- 6) D. C. Worledge and P. L. Trouilloud, Appl. Phys. Lett. 83, 84 (2003)